

サブナノ秒 Si-APD ピクセルアレイ X 線検出器システムの開発 Development of a sub-nanosecond X-ray detector system with a Si-APD pixelated array

岸本 俊二^{1,*}

¹ 高エネルギー加速器研究機構, 物質構造科学研究所, 放射光科学研究施設
〒305-0801 つくば市大穂 1-1

Shunji Kishimoto^{1,*}

¹ Photon Factory, IMSS, KEK, 1-1 Oho, Tsukuba, 305-0801, Japan

1 はじめに

シリコン・アバランシェ・フォトダイオード (Si-APD) は放射光 X 線による核共鳴散乱実験において標準的な X・ γ 線用時間検出器として利用されているだけでなく、X 線回折実験や反射率測定など広いダイナミックレンジを必要とする研究分野での測定迅速化・精密化や 2 ナノ秒間隔の放射光 X 線パルスを利用したナノ秒時間分解測定のために、1 次元・2 次元の超高速ピクセルアレイ検出器実現への期待がある。比例モードで動作する Si-APD をピクセル化したサブナノ秒応答超高速ピクセルアレイ検出器ならば、ナノ秒間隔で発生する放射光パルスによる X 線回折の強度分布をパルス計数で測定、トリガー入力後の時系列連続計数により分子構造のナノ秒オーダー時間変化を高い時間効率で一度に記録できるはずである。

我々は本課題の下で、64 ピクセルの Si-APD リニアアレイを使ってピクセルごとにサブナノ秒応答できる超高速ピクセル・リニアアレイ X 線検出器システムを開発し、時間効率の高い新しい X 線時間分解測定法を確立することを目指した。1 つのピクセル・数 $10 \mu\text{m}$ の領域ごとに 1 ns 以下の時系列連続計数測定: Multi-channel Scaling (MCS)を行うことで、従来の放射光時間分解実験のように、入射 X 線パルスをナノ秒間隔運転モードのまま、時間効率よく試料温度等を変えながらも X 線強度の時間変化の迅速な記録が可能になる。また、アナログメモリセル (AMC: 微細な静電容量セルアレイから電荷をスイッチングにより順に読み出す回路) によるサブナノ秒波形記録システムの開発も試みた。リニアアレイの信号読み出し回路として新たに AMC を採用し、X 線強度をデジタル処理の時間応答限界に制約されず Si-APD の応答限界 (数 10 ps) までの超高速応答でアナログ波形として記録する方式である。この方式はパルスが同じタイミングで数多く重なるような大強度散乱の場合や 1 ns 以下の間隔のパルス X 線を使う測定にも対応できるシステムになると期待される。

2 実験

シリコン APD アレイ (64 チャンネル・リニアアレイ: ピクセルサイズ $0.2 \times 0.1 \text{ mm}^2$ 、空乏層厚 $10 \mu\text{m}$) 素子を使った 8 keV または 14.4 keV 単色 X 線によるアレイ素子および MCS 電子回路系の評価を BL-14A にて行った。本実験課題の期間中に 1 ns ごとに連続計数する MCS システム (A) [1]から 0.5 ns ごとに連続計数できるシステム (B) [2]へ性能を向上させることができた。

図 1 に BL-14A でのリニアアレイシステム実験の写真を示す。写真右側にシステム A の検出器が配置されている。X-Z ステージを使って Si-APD リニアアレイへの X 線ビーム入射位置を変えながら自動で時系列計数測定を行うことができる。MCS 測定は検出器内の Field Programmable Gate Arrays (FPGA) 搭載のデジタルボードと専用データ収集用ワークステーションによって行われ、自動ステージ・ビームモニター用カウンタと合わせて LabVIEW によって統合的に制御される。実施した実験は、1) APD アレイそのものの評価と 2) MCS システムを使った時間分解測定システムとしての評価実験とに分けられる。1) として、APD アレイの各ピクセルから信号を取り出す回路基板と電荷感応型前置増幅器を使用して APD アレイ素子のエネルギー・スペクトル測定をピクセルごとに行った。モノクロメータ+ミラ

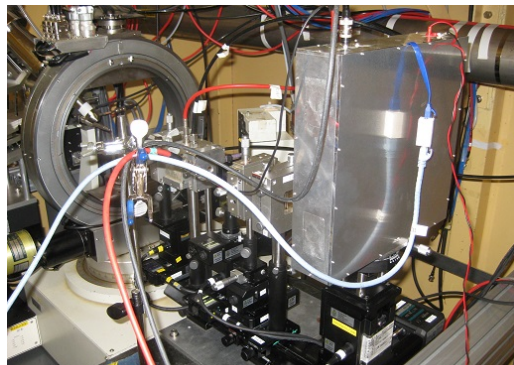


図 1 : BL-14A に設置したリニアアレイシステム A の写真

一で取り出した単色 X 線ビームをイリジウム製ピンホール（穴径 $5\ \mu\text{m}$, 厚さ $50\ \mu\text{m}$ ）によって径 $10\ \mu\text{m}$ 以下とし、ピクセルごと、およびピクセル内について検出効率の位置依存性を調べた。2) として、1 ns サンプルング(システム A)および 0.5 ns サンプルング (システム B) による MCS 回路系について、マルチバンチモードにおける 2 ns 間隔の X 線ダイレクトビームのパルス計数時間分布測定を行い時間分解能について評価した。

AMC によるサブナノ秒波形記録システムとして DRS4 チップ[3]を使った 16 チャンネル入力の 5G Hz サンプルング・テストボードを製作した(株) BeeBeans Technologies, BBTX-080)。8 keV の X 線ビームを径 0.1 mm ピンホールに通して $200\ \mu\text{m}$ 角ピクセルの 8×2 アレイ Si-APD 検出器[4]の一つのピクセルに入射してシステムのテストを実施した。

3 結果および考察

1 ns ごとに連続 1024 回計数し、それを繰り返すシステム A のピクセルごとの計数分布、時間スペクトルを BL-14A にて測定し、さらにこのシステムを使って Fe-57 濃縮金属箔（厚さ $4\ \mu\text{m}$ ）の核共鳴前方散乱測定を SPring-8 BL09XU にて行った。その結果を論文[1]に報告した。この結果をもとに、MCS の最短計数時間を 0.5 ns とし 2048 回まで連続で計数できるシステム B のテストを BL-14A で行った。

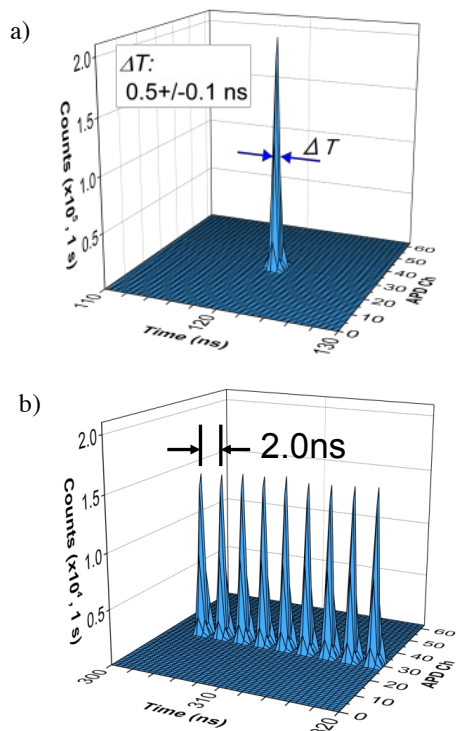


図 2 : 0.5 ns MCS システムによって測定した PF リング・ハイブリッド運転モードでのパルス X 線時間構造 (X 線エネルギー : 14.4 keV) : a) シングランバンチ部分、b) マルチバンチ領域

図 2 に、このシステム B によって測定した PF リング・ハイブリッド運転モード・パルス X 線時間構造を示す。X 線エネルギーは 14.4 keV である。シングルバンチ部分の測定から時間分解能 (半値幅) : 0.5 ns を得た。マルチバンチ領域では 2 ns ごとの X 線パルス列を十分に分離して記録することに成功した。これは計測タイミングを加速器からの 500M Hz RF 信号を使って調整し、かつ高周波雑音を十分に抑制することができたためである[2]。

図 3 に 5G Hz サンプルング波形記録システムによって記録した 8×2 アレイ Si-APD 検出器のパルス出力波形を示す。入射した X 線エネルギーは 8.0 keV でハイブリッドモード運転時のシングルバンチ部分にタイミングを合わせて記録した。計数率 : $3.7 \times 10^6 \sim 1.6 \times 10^7$ cps に応じて、X 線 2 光子から 8 光子が同じタイミングで重なり合って観測され波高が変化する様子が記録できた。ただしパルスが記録されるタイミングのずれ : ~ 6 ns が見つかった。これはシステムのクロック周波数が 156M Hz のためであり、今後、加速周波数と同期をとるような改善を進めたい。

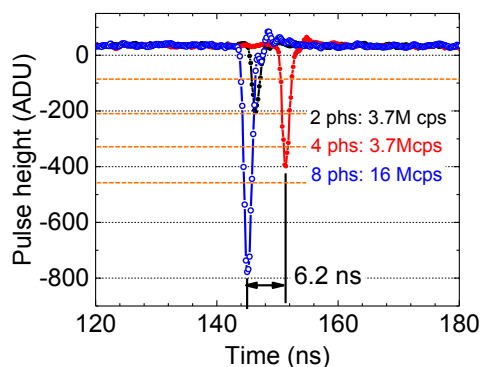


図 3 : AMC によって記録された X 線パルス波形。ピクセルサイズ $200\ \mu\text{m}$ 角の Si-APD 検出器のパルス波形が 5G Hz でサンプルングされた。X 線エネルギーは 8 keV である。

4 まとめ

本実験課題において、64 ピクセルの Si-APD リニアアレイを使ってピクセルごとにサブナノ秒応答できる超高速ピクセル・リニアアレイ X 線検出器システムを開発した。最短計数間隔 1 ns のシステムのテストの後、最短時間 0.5 ns のシステムを実現した。時間分解能 (FWHM) 0.5 ns が得られた。アナログメモリセルによるサブナノ秒波形記録システムの開発も試みた。5GHz サンプルングボードにより Si-APD 検出器の高速パルスの記録に成功した。タイミング・ジッターの改善が必要となっている。

参考文献

- [1] S. Kishimoto et al., *Rev. of Sci. Instr.* **85**, 113102 (2014).
- [2] S. Kishimoto et al., *AIP Conf. Proc.* **1741**, 040034 (2016).
- [3] S. Ritt, *2008 IEEE Nucl. Sci. Symp. Conf. Rec.*, **N11-8**, p.1512 (2008).
- [4] S. Kishimoto et al., *Nucl. Instrum. And Meth.* **A650** 98 (2011).

* syunji.kishimoto@kek.jp