

## (Nd,Sm)NiO<sub>3</sub> 電気二重層トランジスタの構造解析 Structure analysis of (Nd,Sm)NiO<sub>3</sub> electric double layer transistors

浅沼周太郎\*, 山田浩之、澤彰仁  
産業技術総合研究所 〒305-8562 つくば市東 1-1-1

### 1 はじめに

近年、半導体の微細化は限界に近付いており、微細化限界の問題を解決し、高性能化を持続するために新規材料を導入したデバイス、いわゆる Beyond CMOS が検討されている。その一つの候補として、強相関酸化物の金属絶縁体相転移 (Mott 相転移) に伴う抵抗の変化を利用した Mott transistor が研究されている。Mott transistor は大量の電子が関与する電子相転移である Mott 相転移を利用することから 10nm 以下に加工しても微細化による諸問題が顕在化しないと予想されている。これまでの Mott transistor の研究開発では、おもに銅酸化物超伝導体や巨大磁気抵抗マンガン酸化物などがチャンネルに用いられてきたが、金属相を誘起するのに高密度の電荷ドーピングが必要もしくは 200K 以下の低温でしか動作しないなどの問題があった。

そのような問題の解決法として、われわれは、チャンネル材料にペロブスカイト型ニッケル酸化物 (Nd,Sm)NiO<sub>3</sub>(NSNO)、ゲート絶縁層に高密度キャリアを誘起出来るイオン液体を用いた電気二重層トランジスタ (EDLT) 法を採用した Mott Transistor を作製し、ホールドーピングを行うことで電子相を制御することに成功した[1]。一方、始めに正のゲート電圧を印加してホールを空乏させたところ (または電子をドーピングさせると)、室温におけるドレイン電流  $I_D$  が 6 桁程度減少し、 $V_G$  を 0 に戻してもその値が保持される現象が観測された (図 1)。その後、負の  $V_G$  を印加すると  $I_D$  はもとの値へと戻ることが確認され、この  $I_D$  の変化は可逆な不揮発スイッチング現象であることが分かった。これに似た不揮発スイッチング現象として酸化還元反応を利用した ReRAM がある。もし NSNO EDLT の抵抗変化にも酸化還元反応が関係しているとする、抵抗変化に伴い大きな格子定数の変化が起きると予想される。

### 2 実験

5 mm × 5 mm の NdGaO<sub>3</sub>(110) 基板の上に膜厚 12 nm の NSNO 膜を製膜した後に、ソース・ドレイン・ゲート電極 (Au 90 nm/Pt 10 nm) を蒸着し、図 2 の形状に加工した。このサンプルの表面にイオン液体 DEME-TFSI を厚さ 500 μm 程度塗布し、ゲートとチャンネルが同一平面上にあるプレーナ型の EDLT を作製した。SD 間電圧を 1V に固定しゲート電圧  $V_G$  を変化させたときの SD 間電流  $I_{SD}$  を測定すると並

行して 8.38 keV の放射光を用いて NSNO の (220) ピークの in-situ 観測を行った。

### 3 結果および考察

図 3 に  $I_{SD}$  の  $V_G$  依存性を示す。この実験に用いた単純な構造の EDLT でも SD 間の電流が 3 桁以上変化していることが分かる。図 3 の 1 は初期状態、2 は正の電圧を印加し高抵抗になった状態、3 は負の電圧を印加し再び低抵抗になった状態を示している。図 4 に図 3 の 1、2、3 の状態における (220) ピークの回折パターンを示す。1 と 2 の状態では  $I_{SD}$  の値は 3 桁以上変化しているが、構造の変化は観測されなかった。また 2 と 3 の状態でも、僅かに X 線回折の強度が落ちているが、構造はほとんど変化していない。酸化還元反応により 3 桁以上  $I_{SD}$  が変化したと仮定すると、大きな構造の変化が起きると予想されることから、実験結果は NSNO EDLT に正の電界を印加したときに起こる  $I_{SD}$  の大きな変化には、酸化還元反応以外のメカニズムが関わっていることを示唆している。

### 4 まとめ

放射光 X 線回折を使い、NSNO EDLT の初期状態、高抵抗状態、低抵抗状態における NSNO チャンネルの (220) ピークを観測した。その結果、抵抗状態の違いによる大きな格子定数の変化は見られなかった。この結果は、巨大な抵抗変化の由来が単純な酸化還元反応ではないことを示唆している。

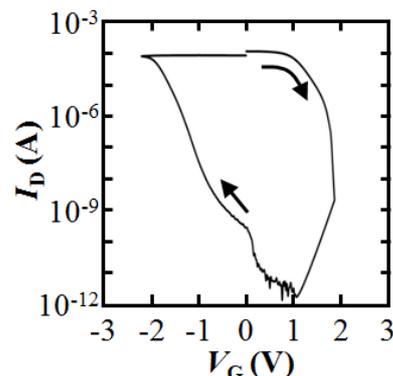


図 1 微細加工を行って作製した NSNO EDLT のゲートに電界を印加するときのドレイン電流  $I_D$  の変化

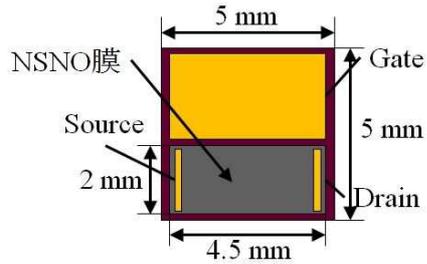


図2 放射光 X 線回折実験に用いたサンプルの模式図

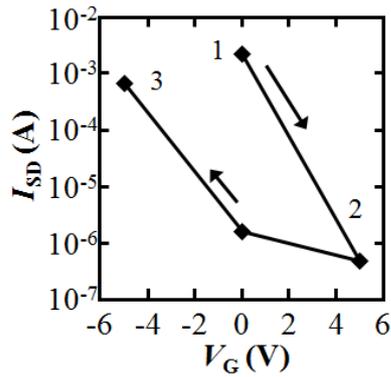


図3 構造解析に用いた NSNO EDLT のゲートに電界を印加したときの SD 間電流  $I_{SD}$  の変化

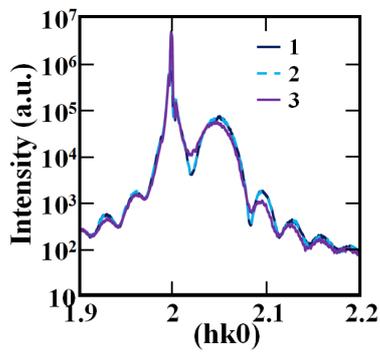


図4 図3の1、2、3の状態における NSNO チャンネルの(220)回折ピーク

#### 謝辞

本研究の一部は、科研費（22360280）、日本学術振興会の最先端研究開発支援プログラムにより、助成を受けたものである。

#### 参考文献

[1] S. Asanuma *et al.*, Appl. Phys. Lett. 97, 142110 (2010).

\*shutaro-asanuma@aist.go.jp