

金属/高誘電率酸化物/Si ゲートスタック界面における 欠陥解析法の開発

Developing the analysis method of the interface at the Metal/High-*k*/Si structures

○篠原稔宏¹、豊田智史¹⁻³、組頭広志^{1,3,4}、尾嶋正治¹⁻³、
片山俊治⁵、助川孝江⁵、劉紫園⁵

東大院工¹、JST-CREST²、東大放射光機構³、PRESTO⁴、STARC⁵

電界効果トランジスタ MOSFET は、ゲート絶縁膜の薄膜化に伴いトンネル効果によるリーク電流の増加が問題とされてきた。そこで従来の SiO₂ ゲート絶縁膜の代替材料として HfO₂ や HfSiON などの高誘電率(high-*k*)ゲート絶縁膜を用いることによって微細化に伴うリーク電流増加を抑制することができる。しかしながら、metal/high-*k* ゲート絶縁膜/Si (MOS)構造の界面準位密度やそのエネルギーレベルについては不明な点が多い。そこで我々は金属 -Si 基板間に外場電圧を印加しながら放射光光電子分光を行う手法を開発し、Hf 濃度および N 濃度の異なる HfSiON/SiON ゲート積層構造に対して界面準位密度を解析した。

Metal/HfSiO(N)/Si (MOS) デバイスに外場電圧を印加すると、Si に関連したピークのシフトが観測され、そのシフト量は界面状態密度に依存する。図 1 に Si 2*p* (バルク成分)内殻光電子ピークシフトを外場電圧の関数として示す。正バイアス側において試料間の違いが観測されている様子を見て取ることができる。これは HfSiON 層のバンドギャップ中価電子帯側へのキャリアトラップに起因しており、N 1*s* 内殻光電子スペクトルの解析から N-Hf 結合状態に相関があると考えられる。

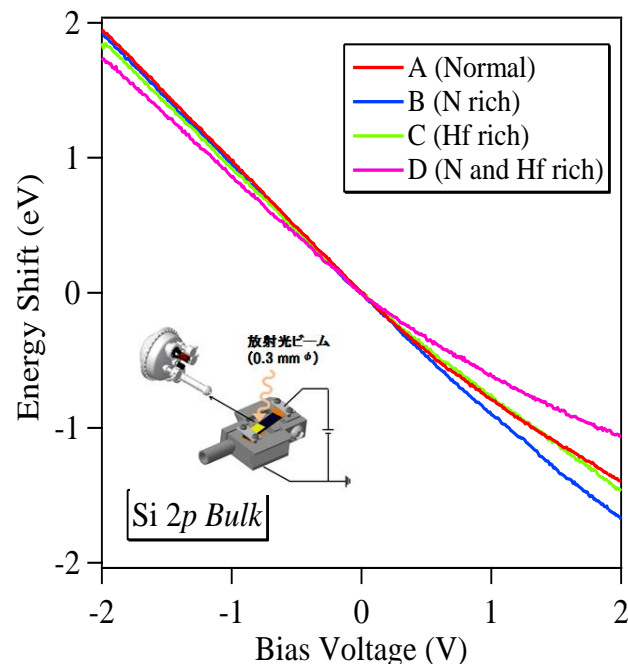


図 1 外場電圧に対する Si 2*p* 光電子ピークのエネルギーシフトプロット